

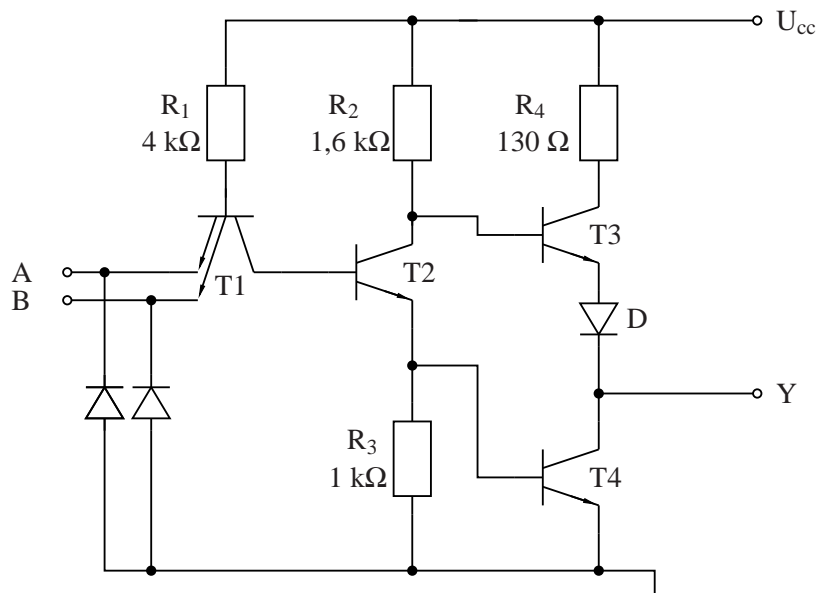
C-1. Bramka NAND w technologii TTL i jej zastosowania

Podstawowymi w technice cyfrowej układami, realizującymi funkcje kombinacyjne i sekwencyjne są funkcje logiczne potocznie zwane bramkami. Bramki wykonują różnorodne funkcje logiczne na 1, 2 lub większej ilości dwuwartościowych wejściowych zmiennych logicznych. Wyróżniamy bramki dla operacji: negacji NOT ($Y = \overline{A}$), iloczynu logicznego AND ($Y = A \bullet B \bullet \dots$), sumy logicznej OR ($Y = A + B + \dots$) oraz funkcji ALBO czyli operacji Ex-OR ($Y = A \oplus B \oplus \dots$). Podstawową i uniwersalną dla wielu zastosowań jest bramka NAND. Wykonuje ona operację negacji iloczynu ($Y = \overline{A \bullet B \bullet \dots}$) i umożliwia zrealizowanie wszystkich powyżej zaprezentowanych funkcji logicznych.

Dla realizacji technicznej prezentowanych układów cyfrowych są stosowane technologie monolityczne bazujące na tranzystorach unipolarnych oraz bipolarnych. Duże rozpowszechnienie, szczególnie w elektronice przemysłowej pozyskały układy scalone produkowane w technologii TTL (Transistor–Transistor–Logic) opracowanej przez firmę Texas Instruments. Technologia ta bazuje na tranzystorach bipolarnych a charakterystycznym dla niej jest zastosowanie wieloemiterowego tranzystora wejściowego.

Układy cyfrowe w technologii TTL są produkowane w wersjach: standardowych (SN74 ...), małej mocy (SN74L ...), szybkiej (SN74H ...) i bardzo szybkiej (SN74S ...). Również w wykonaniach dla celów przemysłowych (SN64 ...) i militarnych (SN54 ...).

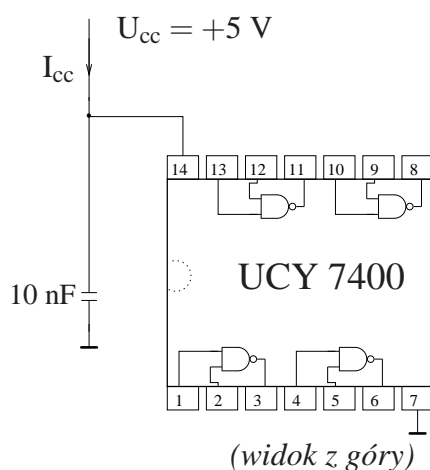
Układy scalone TTL charakteryzują się dużą szybkością działania, małym poborem mocy, dużą odpornością na zakłócenia, pracą w szerokim zakresie temperatur, dużą niezawodnością działania oraz pojedynczym napięciem zasilania. Schemat ideowy standardowej bramki dwuwejściowej jest przedstawiony na poniższym rysunku.



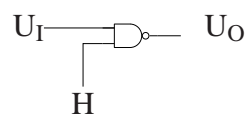
Podstawowe parametry techniczne bramek TTL serii standardowej:

Parametr		Wartość
Napięcie w stanie 0 (L) na wejściu układu	U_I [V]	-0,5 ... 0,8
Napięcie w stanie 1 (H) na wejściu układu	U_I [V]	2,0 ... 5
Napięcie w stanie 0 (L) na wyjściu układu	U_O [V]	0 ... 0,4
Napięcie w stanie 1 (H) na wyjściu układu	U_O [V]	2,4 ... 4
Napięcie zasilania	U_{cc} [V]	$5,0 \pm 5\%$
Średni czas propagacji	t_{psr} [ns]	10
Typowa moc rozpraszania	P_s [mW]	10
Temperatura pracy	t_{amb} [°C]	0 ... 70
Obciążalność	N	10

I Badanie dwuwejściowej bramki NAND



Pomiar charakterystyk



1) Dla jednej z bramek wyznaczyć charakterystyki:

- charakterystykę przełączenia $U_O = f(U_I)$,
- charakterystykę poboru prądu $I_{cc} = f(U_I)$.

Wejścia nieużywanych pozostałych bramek podłączyć do masy układu. Wykonać pomiar w zakresie napięć wejściowych U_I od 0 do 5,0 V.

2) Sprawdzić tablicę prawdy bramki NAND. Stany **0(L)** uzyskać przez połącznie wejść z potencjałem masy a stany **1(H)** przez połączenie wejść do napięcia zasilania.

III Zastosowania bramki NAND w układach kombinacyjnych

Zbudować układy dla realizacji poniższych funkcji logicznych wykorzystując bramki UCY7400. Uruchomić je i wyznaczyć stosowne dla nich tablice prawdy:

- 1) Układ sumy logicznej **OR**,
- 2) Układ funkcji **ALBO (Exclusive-OR)**,
- 3) Multiplexer z 2 linii na jedną (2 wejścia informacyjne, 2 wejścia adresowe, 1 wyjście),
- 4) Dekoder zadanej cyfry w kodzie BCD 8421,
- 5) Komparator dwóch liczb dwubitowych **A** i **B**.

IV Określić wyrażenie Boole'owskie Y_i dla zadanej poniżej tablicy prawdy

Zrealizować układy z bramek NAND (UCY7400N).

A	B	C	Y_1	Y_2	Y_3	Y_4
0	0	0	1	1	0	1
0	0	1	1	0	0	0
0	1	0	0	1	0	0
0	1	1	0	0	0	1
1	0	0	1	1	0	1
1	0	1	1	0	0	0
1	1	0	0	1	1	0
1	1	1	0	0	1	1

V Literatura:

- 1) Pienkoś, Turczyński — „Układy scalone TTL w systemach cyfrowych”.
- 2) Sasal — „Układy scalone serii UCA64/UCY74”.
- 3) Tietze, Schenk — „Układy półprzewodnikowe”.
- 4) Łakomy, Zabrodzki — „Cyfrowe układy scalone”.